

02S0959

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   2 月 2 6 日  
Date of Application:

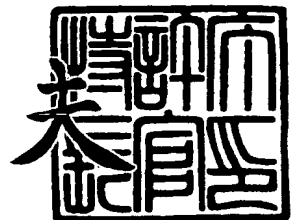
出 願 番 号            特 願 2 0 0 3 - 0 4 9 6 1 1  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 0 4 9 6 1 1 ]

出   願   人            株 式 会 社 東 芝  
Applicant(s):

2 0 0 3 年 1 2 月   3 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康



出証番号   出証特 2 0 0 3 - 3 0 9 9 8 2 5

【書類名】 特許願

【整理番号】 A000203435

【提出日】 平成15年 2月26日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明の名称】 半導体装置およびその製造方法

【請求項の数】 13

【発明者】

    【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

    【氏名】 関根 克行

【発明者】

    【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

    【氏名】 犬宮 誠治

【発明者】

    【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

    【氏名】 水島 一郎

【特許出願人】

    【識別番号】 000003078

    【氏名又は名称】 株式会社 東芝

【代理人】

    【識別番号】 100058479

    【弁理士】

    【氏名又は名称】 鈴江 武彦

    【電話番号】 03-3502-3181

## 【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

## 【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

## 【選任した代理人】

【識別番号】 100108855

【弁理士】

【氏名又は名称】 蔵田 昌俊

## 【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

## 【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

## 【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】

シリコンを含む半導体領域と、

前記半導体領域上に設けられ、シリコン、酸素、窒素およびヘリウムを含む絶縁膜であって、膜厚方向に関し、前記半導体領域側の表面部分に前記ヘリウムの濃度の極大値、前記半導体領域と反対側の表面部分に前記窒素の濃度の極大値がある濃度分布を有する絶縁膜と

を具備してなることを特徴とする半導体装置。

【請求項 2】

シリコンを含む半導体領域と、

前記半導体領域上に設けられ、シリコン、酸素および窒素を含む絶縁膜であって、膜厚方向に関し、前記半導体領域側の表面部分に第 1 の窒素濃度の極大値、前記半導体領域と反対側の表面部分に第 2 の窒素濃度の極大値がある濃度分布を有する絶縁膜と

を具備してなることを特徴とする半導体装置。

【請求項 3】

前記第 1 の窒素濃度の極大値は、前記第 2 の窒素濃度の極大値よりも小さいことを特徴とする請求項 2 に記載の半導体装置。

【請求項 4】

前記絶縁膜は、キャパシタ絶縁膜またはゲート絶縁膜であることを特徴とする請求項 1 - 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】

前記半導体領域は、シリコン基板、SOI 基板または SiGe 基板であることを特徴とする請求項 1 - 4 のいずれか 1 項に記載の半導体装置。

【請求項 6】

シリコンを含む半導体領域上にシリコン酸化膜を形成する工程と、

ヘリウムガス雰囲気中で、前記半導体領域および前記シリコン酸化膜を加熱す

る工程と、

前記シリコン酸化膜を窒化し、シリコン、酸素、窒素およびヘリウムを含む絶縁膜を形成する工程と

を有することを特徴とする半導体装置の製造方法。

**【請求項 7】**

前記半導体領域と前記シリコン酸化膜との界面部分にヘリウムが導入されるように、前記ヘリウムガス雰囲気中で、前記半導体領域および前記シリコン酸化膜を加熱することを特徴とする請求項 6 に記載の半導体装置の製造方法。

**【請求項 8】**

シリコンを含む半導体領域上にシリコン酸化膜を形成する工程と、

前記シリコン酸化膜を窒化し、シリコン、酸素および窒素を含む絶縁膜を形成する工程であって、前記絶縁膜の形成途中で成膜条件を少なくとも 1 回変える工程と

を有することを特徴とする半導体装置の製造方法。

**【請求項 9】**

前記半導体領域と前記シリコン酸化膜との界面部分、および前記界面部分と反対側の前記シリコン酸化膜の表面部分に窒素が導入されるように、前記絶縁膜の形成途中で前記成膜条件を少なくとも 1 回変えることを特徴とする請求項 8 に記載の半導体装置の製造方法。

**【請求項 1 0】**

前記シリコン酸化膜を窒素を含む物質のプラズマにより窒化することを特徴とする請求項 6 - 9 のいずれか 1 項に記載の半導体装置の製造方法。

**【請求項 1 1】**

前記半導体領域および前記シリコン酸化膜を真空容器内の保持電極上に載せ、前記真空容器内に窒素を含む物質のガスおよび不活性ガスを導入し、前記シリコン酸化膜を前記窒素を含む物質のプラズマにより窒化する場合、

前記成膜条件は、前記真空容器内の圧力、前記プラズマを生成するための励起電力、前記保持電極の温度、前記保持電極に印加するバイアス電圧、および前記窒素を含む物質のガスと前記不活性ガスとの流量比のうちの少なくとも一つであ

ることを特徴とする請求項 8 または 9 に記載の半導体装置の製造方法。

【請求項 12】

前記シリコン酸化膜の膜厚は 2.5 nm 以下であることを特徴とする請求項 6-11 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 13】

前記シリコン酸化膜の膜厚は 1.4 nm 以下であることを特徴とする請求項 6-11 のいずれか 1 項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置およびその製造方法に係わり、特にゲート絶縁膜、キャパシタ絶縁膜等の薄い絶縁膜を含む半導体装置およびその製造方法に関する。

【0002】

【従来の技術】

L S I 等の半導体分野では、従来より、半導体素子の微細化が進んでいるが、次第にその微細化が困難になってきている。M O S トランジスタの場合を例にあげると、例えばゲートリーク電流を抑制しつつゲート酸化膜の物理膜厚を薄くすることが困難になってきている。

【0003】

そこで、ゲート絶縁膜の物理的膜厚の薄膜化に伴うゲートリーク電流の増加を抑制するために、ゲート絶縁膜として、シリコン酸化膜よりも誘電率が高い絶縁膜を使用することが検討されている。この種の絶縁膜としては、シリコン、酸素および窒素を含む絶縁膜（以下、S i O N 膜という。）が知られている。

【0004】

従来の S i O N 膜の形成プロセスは以下の通りである。まず、シリコン基板上に、S i O N 膜となる極薄のシリコン酸化膜（ベース酸化膜）を熱酸化によって形成する。その後、N<sub>2</sub> 等のプラズマ（窒素ラジカル、窒素イオン）によって、ベース酸化膜を窒化して、S i O N 膜を形成する（例えば、非特許文献 1 参照）。

## 【0005】

しかし、この種の従来のSiON膜の形成プロセスには、以下のような問題がある。

## 【0006】

ベース酸化膜の膜厚が2.5nm以下、特に1.4nm以下の場合、窒素ラジカル等によるベース酸化膜の窒化時において、窒素により置換された酸素がシリコン基板とベース酸化膜との界面に到達し、上記酸素がシリコン基板を酸化することによって、SiON膜の物理的膜厚が増加する。言い換えれば、SiON膜の電氣的膜厚の薄膜化が困難となる。

## 【0007】

そのため、従来のSiON膜の形成方法では、ベース酸化膜を薄膜化しても所望通りの薄い膜厚を有するSiON膜を得ることが困難である。これは、MOSトランジスタの微細化の妨げとなる。

## 【0008】

## 【非特許文献1】

2001 Symposium on VLSI Technology Digest of Technical Papers

## 【0009】

## 【発明が解決しようとする課題】

上述の如く、従来のSiON膜の形成方法は、ベース酸化膜の膜厚が薄いと、所望通りの薄い膜厚を有するSiON膜を得ることが困難であるという問題がある。

## 【0010】

本発明は、上記事情を考慮してなされたもので、その目的とするところは、膜厚の薄膜化を可能とする構造を有する、シリコン、酸素および窒素を含む絶縁膜を備えた半導体装置およびその製造方法を提供することにある。

## 【0011】

## 【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば下記の通りである。

## 【0012】

本発明に係る半導体装置は、シリコンを含む半導体領域と、前記半導体領域上に設けられ、シリコン、酸素、窒素およびヘリウムを含む絶縁膜であって、膜厚方向に関し、前記半導体領域側の表面部分に前記ヘリウムの濃度の極大値、前記半導体領域と反対側の表面部分に前記窒素の濃度の極大値がある濃度分布を有する絶縁膜とを具備してなることを特徴とする。

## 【0013】

また、本発明に係る他の半導体装置は、シリコンを含む半導体領域と、前記半導体領域上に設けられ、シリコン、酸素および窒素を含む絶縁膜であって、膜厚方向に関し、前記半導体領域側の表面部分に第1の窒素濃度の極大値、前記半導体領域と反対側の表面部分に第2の窒素濃度の極大値がある濃度分布を有する絶縁膜とを具備してなることを特徴とする。

## 【0014】

また、本発明に係る半導体装置の製造方法は、シリコンを含む半導体領域上にシリコン酸化膜を形成する工程と、ヘリウムガス雰囲気中で、前記半導体領域および前記シリコン酸化膜を加熱する工程と、前記シリコン酸化膜を窒化し、シリコン、酸素、窒素およびヘリウムを含む絶縁膜を形成する工程とを有することを特徴とする。

## 【0015】

また、本発明に係る他の半導体装置の製造方法は、シリコンを含む半導体領域上にシリコン酸化膜を形成する工程と、前記シリコン酸化膜を窒化し、シリコン、酸素および窒素を含む絶縁膜を形成する工程であって、前記絶縁膜の形成途中で成膜条件を少なくとも1回変える工程とを有することを特徴とする。

## 【0016】

本発明の上記ならびにその他の目的と新規な特徴は、本明細書の記載および添付図面によって明らかになるであろう。

## 【0017】

## 【発明の実施の形態】

以下、図面を参照しながら本発明の実施形態を説明する。



## 【0018】

(第1の実施形態)

図1は、本発明の第1の実施形態に係るMOSキャパシタの形成プロセスを示す断面図である。

## 【0019】

まず、図1(a)に示すように、シリコン基板1を900-1000℃の酸化性雰囲気中に晒すことにより、シリコン基板1の表面上に厚さ1.2-1.4nm程度の薄いシリコン酸化膜(ベース酸化膜)2を形成する。

## 【0020】

次に、ベース酸化膜2が形成されたシリコン基板1を、真空容器内の加熱機構を有する基板保持電極上に載置し、上記基板保持電極の温度を400℃に設定し、上記真空容器内にHeガスを導入し、そして、上記Heガスの上記真空容器内の圧力を1-10Torrの範囲に設定することにより、図1(b)に示すように、シリコン基板1およびベース酸化膜2をHeガス雰囲気A中で加熱する。これにより、シリコン基板1とベース酸化膜2との界面部分に、Heのパイルアップが形成される。図1では、上記Heのパイルアップを太線で示してある。

## 【0021】

次に、上記真空容器内に希ガスと窒素(N<sub>2</sub>)との混合ガスを導入し、2.45GHzのマイクロ波を発生させ、上記マイクロ波によって窒素プラズマ(窒素イオン、窒素ラジカル)を生成することにより、図1(c)に示すように、シリコン酸化膜2を上記窒素プラズマにより窒化して、キャパシタ絶縁膜としてのSiON膜3を形成する。

## 【0022】

その後、図1(d)に示すように、SiON膜3上に、キャパシタ電極としての燐を高濃度に含んだ多結晶シリコン膜4を形成することにより、MOSキャパシタが得られる。

## 【0023】

本発明者等は、本実施形態のMOSキャパシタのSiON膜3の深さ方向のシリコン、酸素、窒素およびHeの濃度分布を調べた。比較例として、従来の方法

で形成したMOSキャパシタのSiON膜の深さ方向のシリコン、酸素および窒素の濃度分布も調べた。上記従来の方法は、本実施形態の方法からHeガス雰囲気A中での加熱処理を省いた方法である。

#### 【0024】

図2に、本実施形態および比較例のMOSキャパシタのSiON膜の深さ方向の各元素の濃度分布を調べた結果を示す。SiON膜中の各元素の濃度は、SIMSにより測定した。

#### 【0025】

図2から、本実施形態のMOSキャパシタの場合、シリコン基板とSiON膜との界面部分にHeが偏在し、シリコン基板側のSiON膜の表面部分にHeの極大値が存在することが分かる。さらに、シリコン基板と反対側のSiON膜の表面部分には窒素濃度の極大値が存在することが分かる。そして、このような濃度分布は、従来のMOSキャパシタのSiON膜には見られないことも分かる。

#### 【0026】

図3に、本実施形態および比較例のMOSキャパシタのそれぞれについて、SiON膜中の窒素濃度と電気的膜厚との関係を調べた結果を示す。SiON膜中の窒素濃度は、X線光電子分光装置を用いて測定した。

#### 【0027】

図3から、本実施形態のSiON膜と比較例のSiON膜とを同じ窒素濃度で比べると、本実施形態のSiON膜は比較例のSiON膜よりも電気的膜厚が薄いことが分かる。さらに、本実施形態のSiON膜は、比較例のSiON膜に比べて、窒素濃度の増加分に対する電気的膜厚の増加分の比が、十分に小さいことも分かる。

#### 【0028】

このように、本実施形態のSiON膜の形成方法によれば、SiON膜中の窒素濃度を高くしても、SiON膜の電気的膜厚の増加を効果的に抑制できる。また、本実施形態のSiON膜の形成方法によれば、SiON膜中の窒素濃度を高くしても、SiON膜の物理的膜厚を十分に抑制することが可能となる。

#### 【0029】

以上の結果が得られた理由として以下のことが考えられる。本実施形態では、ベース酸化膜 2 を窒化する前に、シリコン基板 1 およびベース酸化膜 2 を H e 雰囲気中で加熱している。これにより、シリコン基板 1 とベース酸化膜 2 との界面部分にヘリウムが導入され、該界面部分に H e のパイルアップが形成される。

#### 【0030】

上記 H e のパイルアップは、ベース酸化膜 2 の窒化工程時における、シリコン基板 1 とベース酸化膜 2 との界面近傍のシリコンの酸化反応を防止する。該シリコンはシリコン基板 1 から供給されるものである。

#### 【0031】

これにより、ベース酸化膜 2 中に窒素を高濃度に導入しても、S i O N 膜 3 の物理的膜厚が増加しにくくなり、S i O N 膜 3 の電氣的膜厚の薄膜化が可能となる。すなわち、窒素濃度が高く、かつ、物理的および電氣的膜厚が薄い S i O N 膜 3 が得られるようになる。

#### 【0032】

以上述べたように、本実施形態によれば、S i O N 膜 3 の膜厚の増加を招かず、S i O N 膜 3 中の窒素濃度を高くできるので、微細かつ低リーク電流の M O S キャパシタを実現することが可能となる。

#### 【0033】

なお、本実施形態は以下の示すように種々変形できる。例えば、本実施形態では、多結晶シリコン膜 4 中に燐を添加したが、他のドーパントを添加しても構わない。

#### 【0034】

本実施形態では、一方のキャパシタ電極として、多結晶シリコン膜 4 を使用したが、他の半導体膜あるいは金属膜（例えば R u 膜等の貴金属膜）を使用することも可能である。また、他方のキャパシタ電極として、シリコン基板 1 を使用したが、S O I 基板、S i G e 基板等の他のシリコンを含む基板を用いても構わない。また、シリコン基板 1 等の半導体基板の代わりに、シリコンを含む半導体層または金属層を用いても構わない。

#### 【0035】

また、本実施形態では、窒素のソースとして $N_2$ を用いたが、 $NO$ または $N_2O$ 等の窒素を含む物質を使用しても構わない。

#### 【0036】

本実施形態では、ベース酸化膜2の膜厚が1.4 nm以下としたが、2.5 nm以下の場合で同様な効果が得られる。ただし、本実施形態の効果は、ベース酸化膜2の膜厚が薄い場合、特に、1.4 nm以下の場合に顕著になる。その理由は、ベース酸化膜2の膜厚が1.4 nm以下の場合、 $SiON$ 膜3の物理的膜厚の増加は、シリコン基板1から供給されるシリコンの窒化によって生じるからである。

#### 【0037】

(第2の実施形態)

図4は、本発明の第2の実施形態に係るMOSトランジスタの製造プロセスを示す断面図である。

#### 【0038】

まず、図4(a)に示すように、シリコン基板11を900-1000℃の酸化性雰囲気中に晒すことにより、シリコン基板1の表面上に厚さ1.2-1.4 nmの薄いシリコン酸化膜(ベース酸化膜)12を形成する。

#### 【0039】

次に、ベース酸化膜12が形成されたシリコン基板11を、真空容器内の加熱機構を有する基板保持電極上に載置し、上記基板保持電極の温度を400℃に設定し、上記真空容器内にHeガスを導入し、そして、上記Heガスの上記真空容器内の圧力を1-10 Torrの範囲に設定することにより、図4(b)に示すように、シリコン基板11およびベース酸化膜12をHeガス雰囲気A中で加熱する。

#### 【0040】

これにより、シリコン基板11とベース酸化膜12との界面部分に、Heのパイルアップが形成される。図4では、上記Heのパイルアップを太線で示してある。

#### 【0041】

次に、上記真空容器内に希ガスと窒素（ $N_2$ ）との混合ガスを導入し、2.45 GHz のマイクロ波を発生させ、上記マイクロ波によって窒素プラズマを生成することにより、図4（c）に示すように、シリコン酸化膜12を上記窒素プラズマにより窒化して、ゲート絶縁膜となるSiON膜13を形成する。

#### 【0042】

次に、図4（d）に示すように、SiON膜33上に、ゲート電極となるドーパントを含む多結晶シリコン膜14、ゲート上部絶縁膜としてのシリコン窒化膜15を順次形成する。

#### 【0043】

次に、図4（e）に示すように、シリコン窒化膜15、多結晶シリコン膜14およびSiON膜3をフォトリソグラフィおよびエッチングにより加工し、シリコン窒化膜からなるゲート上部絶縁膜15、多結晶シリコン膜からなるゲート電極14およびSiON膜からなるゲート絶縁膜13を形成する。

#### 【0044】

次に、図4（e）に示すように、ゲート上部絶縁膜15をマスクに用いて、イオン注入法により、基板表面にドーパントを注入し、その後、アニールを行うことによって、エクステンション16を形成する。

#### 【0045】

次に、図4（f）に示すように、シリコン窒化膜からなるゲート側壁絶縁膜17を形成し、ゲート側壁絶縁膜17およびゲート上部絶縁膜15をマスクに用いて、イオン注入法により、基板表面にドーパントを注入し、その後、アニールを行うことによって、ソース／ドレイン領域18を形成する。

#### 【0046】

このようにして得られたMOSトランジスタのSiON膜13中のシリコン、窒素、酸素およびHeの濃度分布を調べた結果、第1の実施形態のSiON膜3と同様の濃度分布であることが分かった。さらに、第1の実施形態と同様の理由により、SiON膜13の膜厚の増加を招かずにSiON膜13中の窒素濃度を高くできるので、微細かつ低ゲートリーク電流のMOSトランジスタを実現することが可能となる。

## 【0047】

本実施形態でも、第1の実施形態と同様の変形例が可能である。また、ゲート電極としてメタルゲート電極を用いる場合、ダマシゲート構造を採用すると、さらに微細化を容易に行えるようになる。

## 【0048】

(第3の実施形態)

図5は、本発明の第3の実施形態に係るMOSキャパシタの形成プロセスを示す断面図である。

## 【0049】

まず、図5(a)に示すように、シリコン基板21を900-1000℃の酸化性雰囲気中に晒すことにより、シリコン基板21の表面上に厚さ1.2-1.4nm程度の薄いシリコン酸化膜(ベース酸化膜)22を形成する。

## 【0050】

次に、ベース酸化膜22が形成されたシリコン基板21を、真空容器内の加熱機構を有する基板保持電極上に載置し、上記基板保持電極の温度を所定値に設定し、上記真空容器内に希ガスと窒素(N<sub>2</sub>)との混合ガスを導入し、2.45GHzのマイクロ波を発生させ、そして、上記マイクロ波によって窒素プラズマ(窒素イオン、窒素ラジカル)を生成することにより、図5(b)に示すように、ベース酸化膜22をSiON膜を上記窒素プラズマにより窒化して、キャパシタ絶縁膜としてのSiON膜23を形成する。

## 【0051】

このとき、SiON膜23の成膜工程中に、上記真空容器内の圧力を変える。具体的には、最初(第1の期間)、上記真空容器内の圧力を10-50mTorrの範囲の一定の低圧力に設定し、窒素プラズマの運動エネルギー(窒素イオンの照射エネルギー)を高くし、その後(第2の期間)、上記真空容器内の圧力を50mTorr以上の高圧力に設定し、窒素プラズマの運動エネルギー(窒素イオンの照射エネルギー)を低くする。

## 【0052】

このようにSiON膜23の成膜時の圧力(窒素プラズマの運動エネルギー(

窒素イオンの照射エネルギー)を変化させることにより、SiON膜23の膜厚方向の窒素濃度分布は、二つの窒素濃度の極大値を有するものとなる。

#### 【0053】

具体的には、SiON膜23は、シリコン基板21と接する側の表面部分において、第1の窒素濃度の極大値を示す第1の窒化領域23<sub>1</sub>と、シリコン基板21と反対側の表面部分において、第2の窒素濃度の極大値を示す第2の窒化領域23<sub>2</sub>とを含む。第1の窒化領域23<sub>1</sub>は主として第1の期間で形成され、第2の窒化領域23<sub>2</sub>は主として第2の期間で形成される。

#### 【0054】

第1の窒素濃度の極大値は、第2の窒素濃度の極大値よりも小さいことが好ましい。その理由は、シリコン基板21とSiON膜23との界面近傍で窒素濃度が高くなりすぎると、素子特性が劣化するからである。

#### 【0055】

その後、図5(c)に示すように、SiON膜23上に、キャパシタ電極としての燐を高濃度に含んだ多結晶シリコン膜24を形成することにより、MOSキャパシタが得られる。

#### 【0056】

本発明者等は、本実施形態のMOSキャパシタのSiON膜23の深さ方向のシリコン、酸素および窒素の濃度分布を調べた。比較例として、従来の方法で形成したMOSキャパシタのSiON膜の深さ方向の窒素、酸素、シリコンおよびHeの濃度分布も調べた。上記従来の方法は、SiON膜の成膜時の圧力を0-50mTorr(50mTorr以上)の範囲で一定に保持した点を除いて、本実施形態の方法と同じである。

#### 【0057】

図6に、本実施形態および比較例のMOSキャパシタのSiON膜の深さ方向の各元素の濃度分布を調べた結果を示す。SiON膜中の各元素の濃度は、SIMSを用いて測定した。

#### 【0058】

図6から、比較例のSiON膜の窒素濃度分布は、表面付近における一つの窒

素濃度の極大値しか存在しないのに対し、本実施形態のSiON膜の窒素濃度分布は、表面付近に存在する極大値の他に、シリコン基板21との界面近傍にも窒素濃度の極大値が存在することが分かる。

#### 【0059】

また、本実施形態および比較例のMOSキャパシタのそれぞれについて、SiON膜中の窒素濃度と電氣的膜厚との関係を調べた結果、図3と同様の関係が得られた。

#### 【0060】

以上の結果が得られた理由として以下のことが考えられる。本実施形態では、シリコン基板21とベース酸化膜22との界面付近に窒素をドーピングし、上記界面付近に第1の窒素濃度の極大値を有する第1の窒化領域23<sub>1</sub>を形成し、その後、ベース酸化膜22の表面近傍に窒素をドーピングし、上記表面近傍に第2のを窒化濃度の極大値を有する第2の窒化領域23<sub>2</sub>を形成している。

#### 【0061】

第1の窒化領域23<sub>1</sub>は、ベース酸化膜22の窒化工程時における、上記シリコン基板21とベース酸化膜22との界面近傍のシリコンの酸化反応を防止する。

#### 【0062】

これにより、ベース酸化膜22中に窒素を高濃度に導入しても、SiON膜23の物理的膜厚が増加しにくくなり、SiON膜23の電氣的膜厚の薄膜化が可能となる。すなわち、窒素濃度が高く、かつ、物理的および電氣的膜厚が薄いSiON膜3が得られるようになる。

#### 【0063】

以上述べたように、本実施形態によれば、SiON膜23の膜厚の増加を招かずにSiON膜23中の窒素濃度を高くできるので、微細かつ低リーク電流のMOSキャパシタを実現することが可能となる。

#### 【0064】

なお、本実施形態は以下の示すように種々変形できる。例えば、本実施形態では、SiON膜23の成膜時の第1および第2の段階で圧力を変えたが、他のバ



ラメータを変化させても構わない。この種のパラメータとしては、例えば、マイクロ波の励起電力、基板を保持する基板保持電極の温度（基板温度）、希ガスと窒素の流量比、基板保持電極に印加するバイアス電圧等があげられる。SiON膜23の成膜時に変化させるパラメータは二つ以上でも構わない。さらに、SiON膜23の成膜時に、少なくとも一つ以上のパラメータをそれぞれ2回以上変えても構わない。

#### 【0065】

要するに、シリコン基板21とベース酸化膜22との界面部分、および上記界面部分と反対側のベース酸化膜22の表面部分に窒素が導入され、これらの窒素が導入された領域内に窒素濃度の極大値ができるように、少なくとも一つ以上のパラメータを少なくとも1回以上変える。

#### 【0066】

上記の如きの窒素濃度の極大値を実現するためのパラメータの変更指針は、一般には、以下の通りである。すなわち、窒素プラズマの運動エネルギー（窒素イオンの照射エネルギー）が高くなるようにパラメータを決めることで、シリコン基板21とベース酸化膜22との界面部分に窒素を導入することができ、窒素プラズマの運動エネルギー（窒素イオンの照射エネルギー）が低くなるようにパラメータを決めることで、上記界面部分と反対側のベース酸化膜22の表面部分に窒素を導入することができる。

#### 【0067】

また、成膜時の第一段階ではプラズマを用いずに、ベース酸化膜を800-900度のNOおよびN<sub>2</sub>Oを含む雰囲気中で熱処理を行っても、界面部分に窒素を導入することができる。

#### 【0068】

また、ゲート電極、窒素のソースおよび基板は、本実施形態で述べたもの以外に、第1の実施形態で述べたものが使用可能である。

#### 【0069】

（第4の実施形態）

図7は、本発明の第4の実施形態に係るMOSトランジスタの製造プロセスを

示す断面図である。

#### 【0070】

まず、図7(a)に示すように、シリコン基板31を900-1000℃の酸化性雰囲気中に晒すことにより、シリコン基板31の表面上に厚さ1.2-1.4nmの薄いシリコン酸化膜(ベース酸化膜)32を形成する。

#### 【0071】

次に、ベース酸化膜32が形成されたシリコン基板31を、真空容器内の加熱機構を有する基板保持電極上に載置し、上記基板保持電極の温度を所定値に設定し、上記真空容器内に希ガスと窒素(N<sub>2</sub>)との混合ガスを導入し、2.45GHzのマイクロ波を発生させ、そして、上記マイクロ波によって窒素プラズマ(窒素ラジカル、窒素イオン)を生成することにより、図7(b)に示すように、ベース酸化膜32を上記窒化プラズマにより窒化して、ゲート絶縁膜となるSiON膜33を形成する。

#### 【0072】

このとき、SiON膜23の成膜工程中に、上記真空容器内の圧力を、最初(第1の期間)、上記真空容器内の圧力を10-50mTorrの範囲で一定の低圧力に設定し、窒素ラジカルの運動エネルギー(窒素イオンの照射エネルギー)を高くし、その後(第2の期間)、50mTorr以上の高圧力に設定し、窒素ラジカルの運動エネルギー(窒素イオンの照射エネルギー)を低くする。

#### 【0073】

このようにSiON膜23の成膜時の圧力(窒素プラズマの運動エネルギー(窒素イオンの照射エネルギー))を変化させることにより、SiON膜33の膜厚方向の窒素濃度分布は、二つの窒素濃度の極大値を有するものとなる。

#### 【0074】

具体的には、SiON膜33は、シリコン基板31と接する側の表面部分において、第1の窒素濃度の極大値を示す第1の窒化領域33<sub>1</sub>と、シリコン基板31と反対側の表面部分において、第2の窒素濃度の最大値を示す第2の窒化領域33<sub>2</sub>とを含む。第1の窒化領域33<sub>1</sub>は主として第1の期間で形成され、第2の窒化領域33<sub>2</sub>は主として第2の期間で形成される。

**【0075】**

第1の窒素濃度の極大値は、第3の実施形態と同じ理由で、第2の窒素濃度の極大値よりも小さいことが好ましい。

**【0076】**

次に、図7(c)に示すように、SiON膜33上に、ゲート電極となるドーパントを含む多結晶シリコン膜34、ゲート上部絶縁膜としてのシリコン窒化膜35を順次形成する。

**【0077】**

次に、図7(d)に示すように、シリコン窒化膜35、多結晶シリコン膜34およびSiON膜33をフォトリソグラフィおよびエッチングにより加工し、シリコン窒化膜からなるゲート上部絶縁膜35、SiON膜からなるゲート絶縁膜33および多結晶シリコン膜からなるゲート電極34を形成する。

**【0078】**

次に、図7(e)に示すように、ゲート上部絶縁膜35をマスクに用いて、イオン注入法により、ドーパントを基板表面にイオン注入し、その後、アニールを行うことによって、エクステンション36を形成する。

**【0079】**

次に、図7(f)に示すように、シリコン窒化膜からなるゲート側壁絶縁膜37を形成し、ゲート側壁絶縁膜37およびゲート上部絶縁膜35をマスクに用いて、イオン注入法により、ドーパントを基板表面にイオン注入し、その後、アニールを行うことによって、ソース／ドレイン領域38を形成する。

**【0080】**

このようにして得られたMOSトランジスタのSiON膜33中のシリコン、酸素および窒素の濃度分布を調べた結果、第3の実施形態のSiON膜23と同様の濃度分布であることが分かった。さらに、第3の実施形態と同様の理由により、SiON膜33の膜厚の増加を招かずにSiON膜33中の窒素濃度を高くできるので、微細かつ低ゲートリーク電流のMOSトランジスタを実現することが可能となる。

**【0081】**

本実施形態でも、第3の実施形態と同様の変形例が可能である。また、ゲート電極としてメタルゲート電極を用いる場合、ダマシゲート構造を採用すると、さらに微細化を容易に行えるようになる。

#### 【0082】

なお、本発明は、上記実施形態に限定されるものではない。例えば、本発明はMOSキャパシタのキャパシタ絶縁膜およびMOSトランジスタのゲート絶縁膜以外の薄膜絶縁膜にも適用することができる。

#### 【0083】

また、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件から幾つかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題を解決できる場合には、この構成要件が削除された構成が発明として抽出され得る。

#### 【0084】

その他、本発明の要旨を逸脱しない範囲で、種々変形して実施できる。

#### 【0085】

##### 【発明の効果】

以上詳説したように、本発明によれば、膜厚の薄膜化を可能とする構造を有する、シリコン、酸素および窒素を含む絶縁膜を備えた半導体装置およびその製造方法を実現できるようになる。

##### 【図面の簡単な説明】

【図1】 本発明の第1の実施形態に係るMOSキャパシタの形成プロセスを示す断面図

【図2】 第1の実施形態および比較例のMOSキャパシタのSiON膜の深さ方向の各元素の濃度分布を示す図

【図3】 第1の実施形態および比較例のMOSキャパシタのそれぞれについて、SiON膜中の窒素濃度と電気的膜厚との関係を調べた結果を示す図

【図4】 本発明の第2の実施形態に係るMOSトランジスタの製造プロセスを示す断面図

【図 5】 本発明の第 3 の実施形態に係る MOS キャパシタの形成プロセスを示す断面図

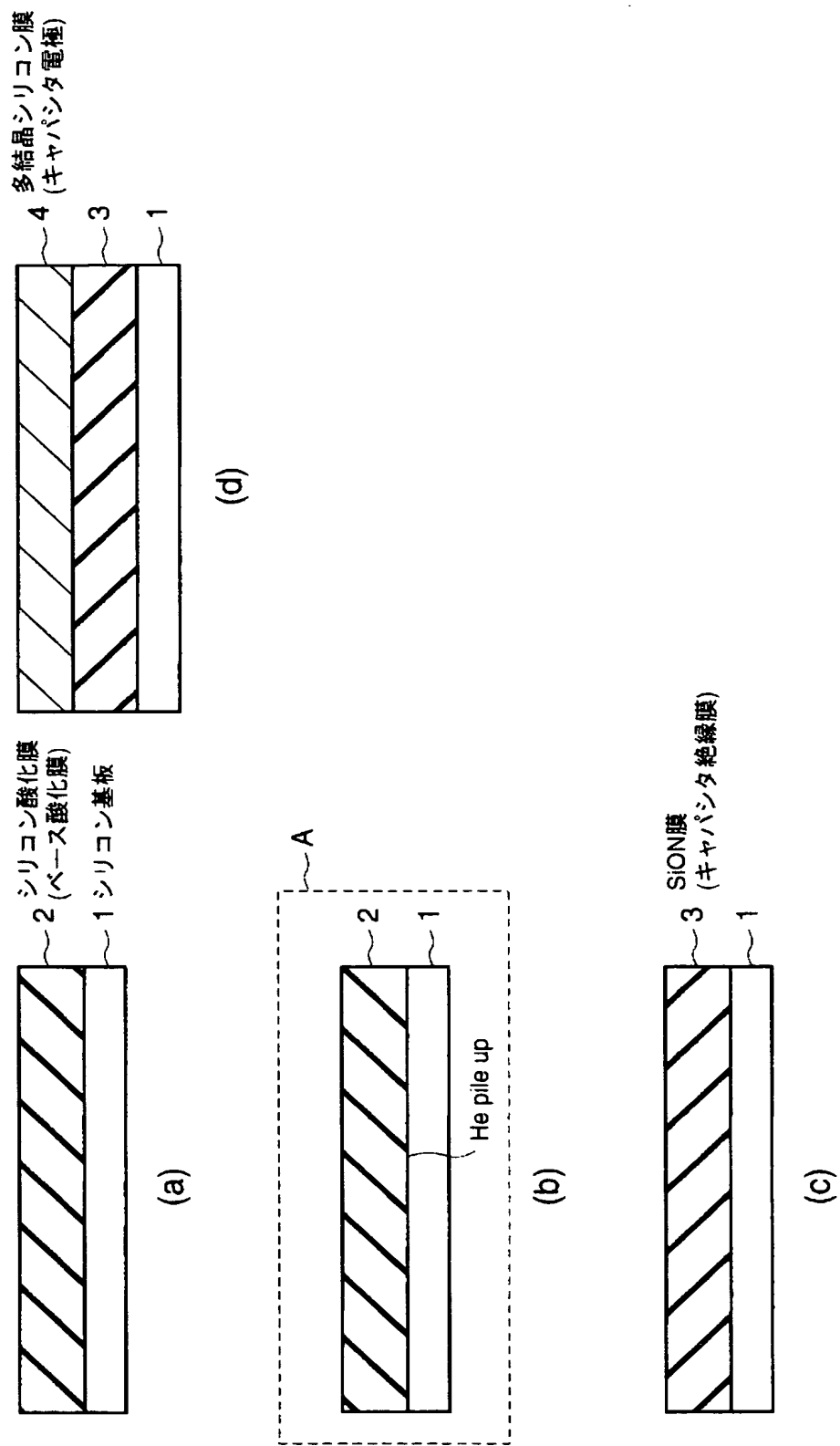
【図 6】 第 3 の実施形態および比較例の MOS キャパシタの SiON 膜の深さ方向の各元素の濃度分布を調べた結果を示す図

【図 7】 本発明の第 4 の実施形態に係る MOS トランジスタの製造プロセスを示す断面図

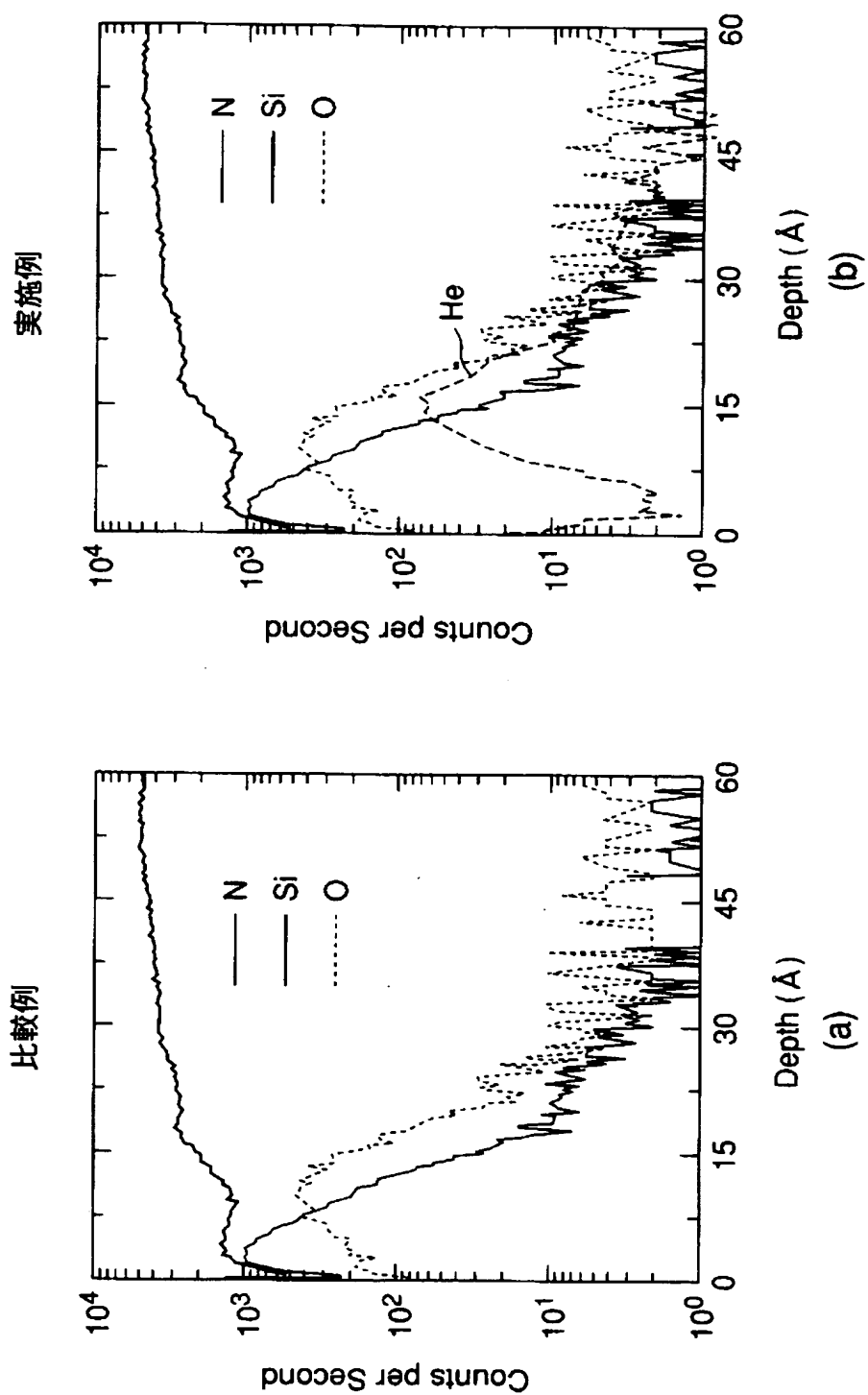
【符号の説明】

1…シリコン基板（シリコンを含む半導体領域）、2…シリコン酸化膜（ベース酸化膜）、3…SiON 膜（キャパシタ絶縁膜）、4…多結晶シリコン膜（キャパシタ電極）、11…シリコン基板（シリコンを含む半導体領域）、12…シリコン酸化膜（ベース酸化膜）、13…SiON 膜（ゲート絶縁膜）、14…多結晶シリコン膜（ゲート電極）、15…シリコン窒化膜（ゲート上部絶縁膜）、16…エクステンション、17…シリコン窒化膜（ゲート側壁絶縁膜）、18…ソース／ドレイン領域、21…シリコン基板（シリコンを含む半導体領域）、22…シリコン酸化膜（ベース酸化膜）、23…SiON 膜（キャパシタ絶縁膜）、24…多結晶シリコン膜（キャパシタ電極）、31…シリコン基板（シリコンを含む半導体領域）、32…シリコン酸化膜（ベース酸化膜）、33…SiON 膜（ゲート絶縁膜）、34…多結晶シリコン膜（ゲート電極）、35…シリコン窒化膜（ゲート上部絶縁膜）、36…エクステンション、37…シリコン窒化膜（ゲート側壁絶縁膜）、38…ソース／ドレイン領域。

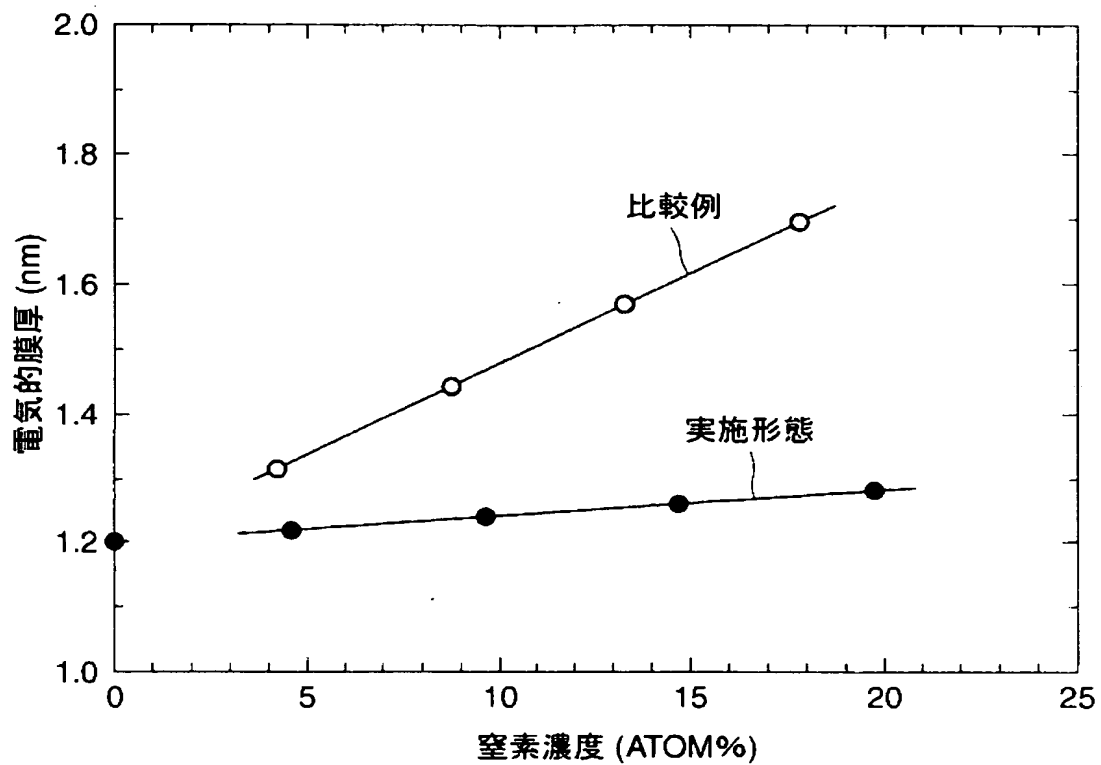
【書類名】 図面  
【図 1】



【図 2】

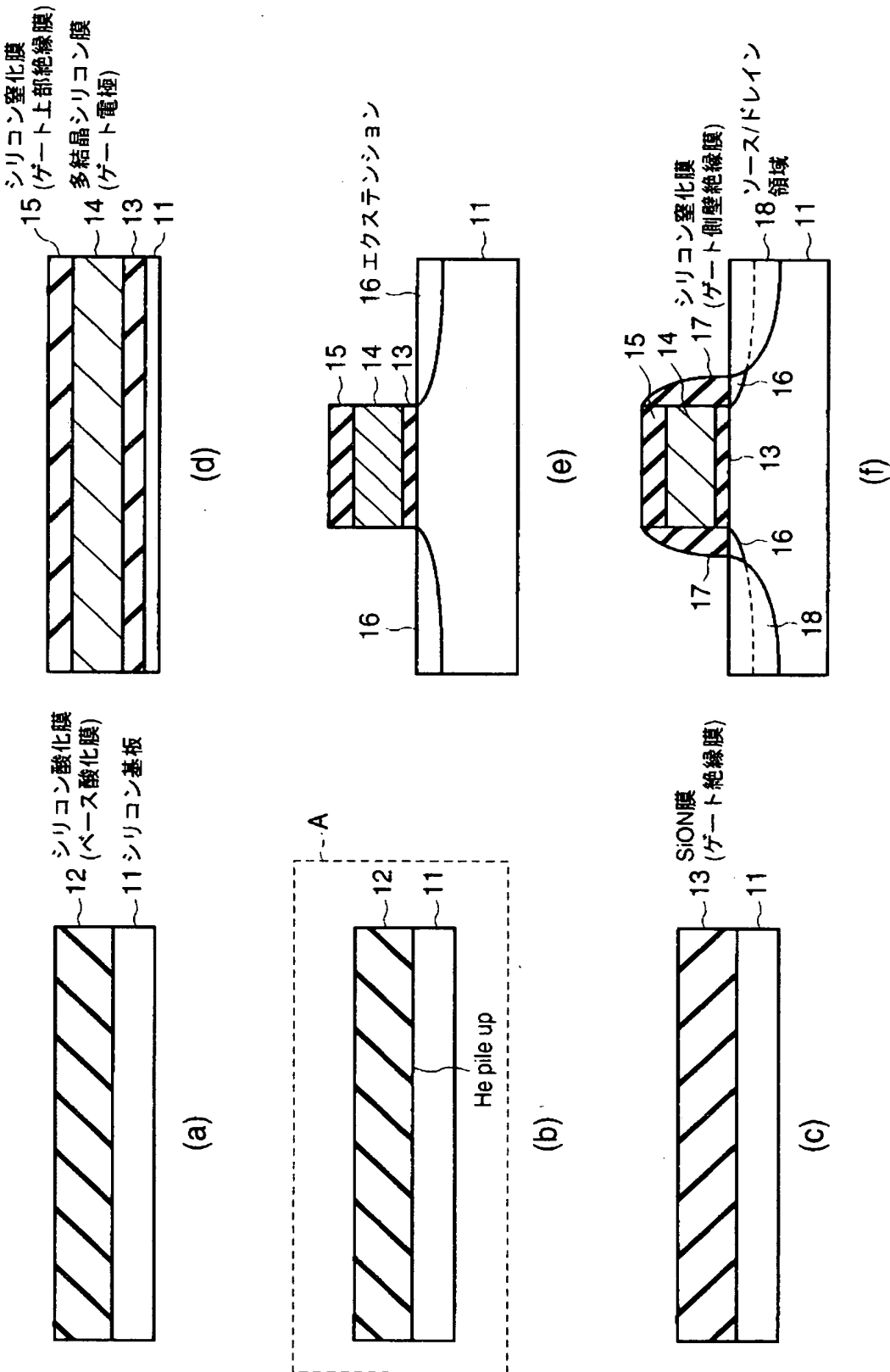


【図 3】

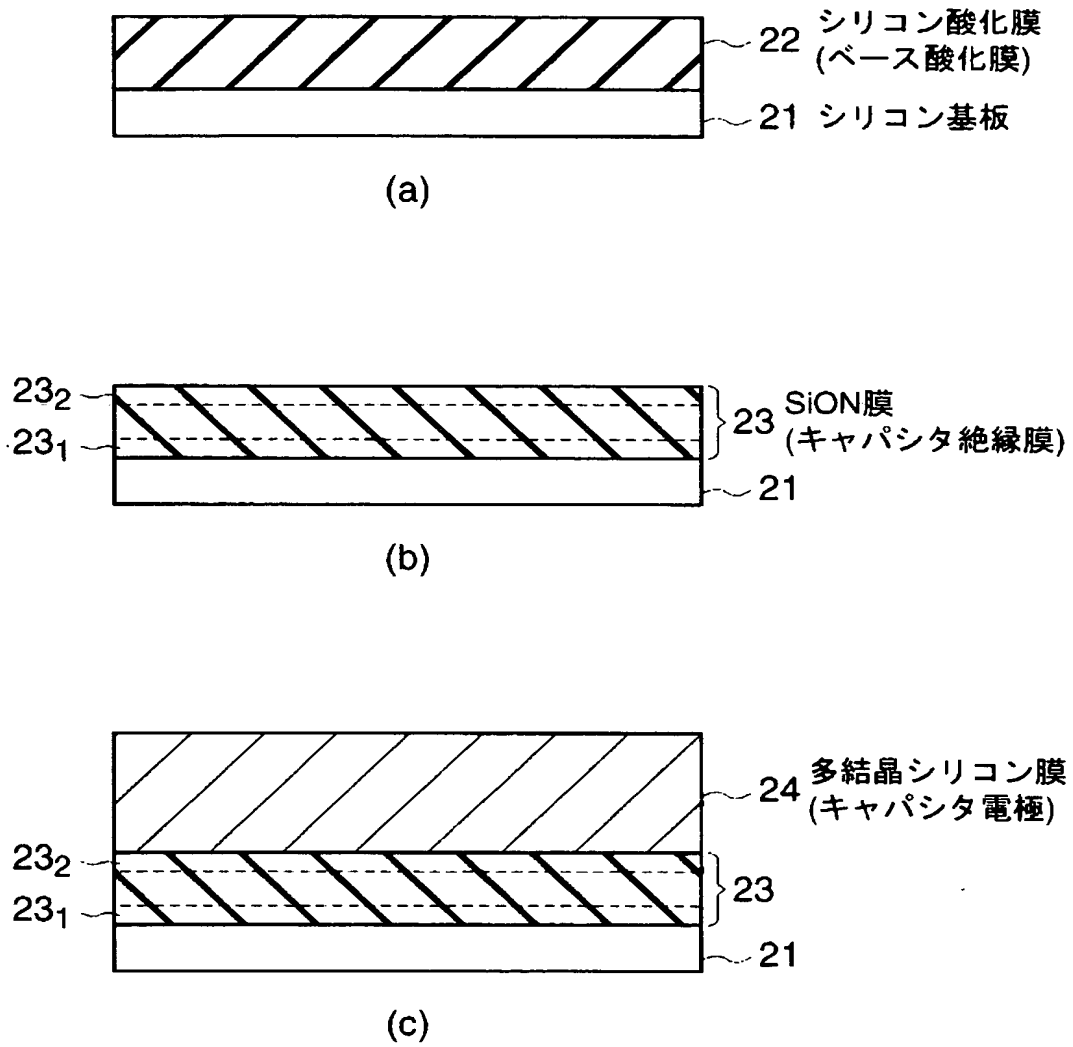




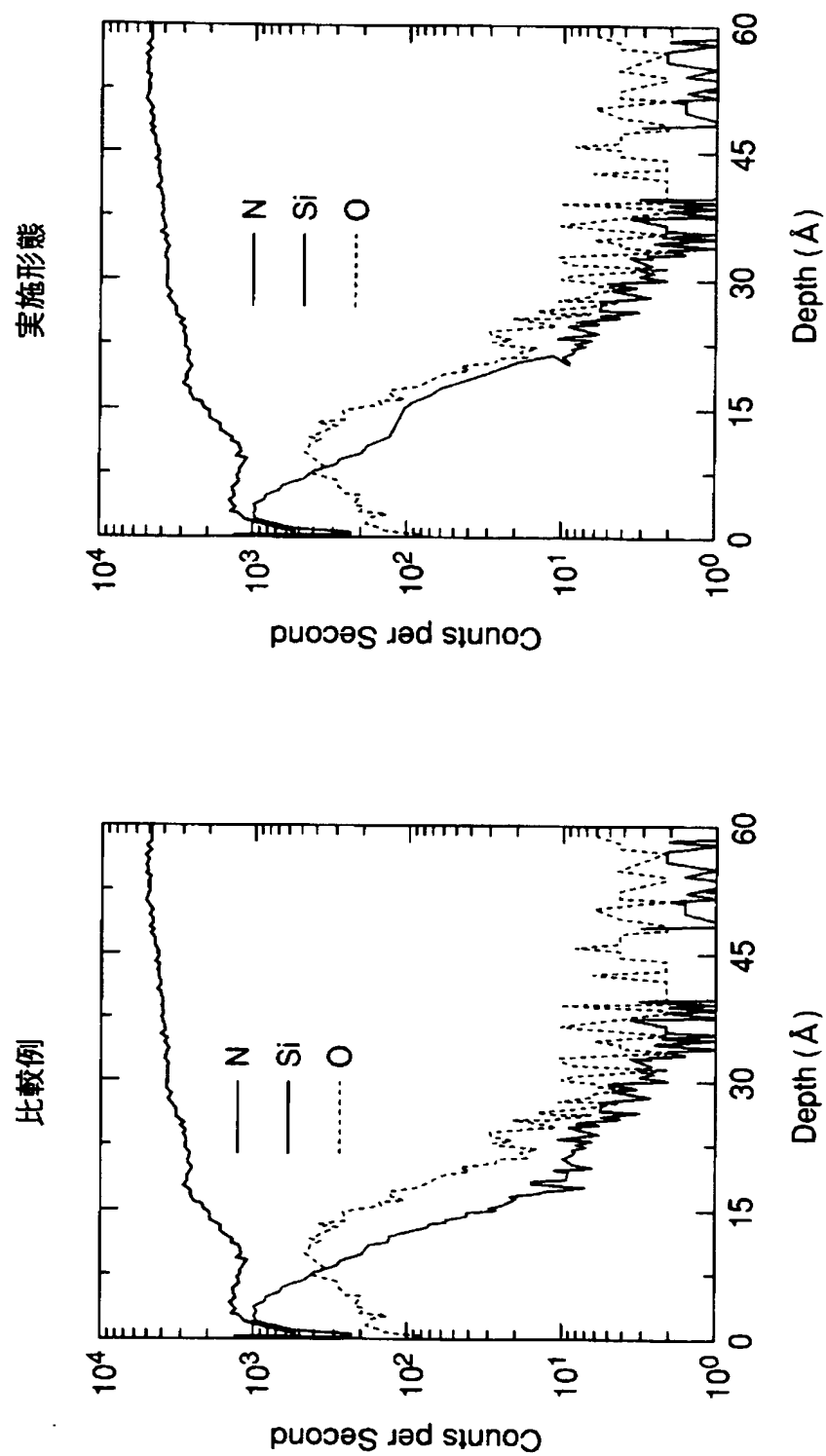
【図 4】



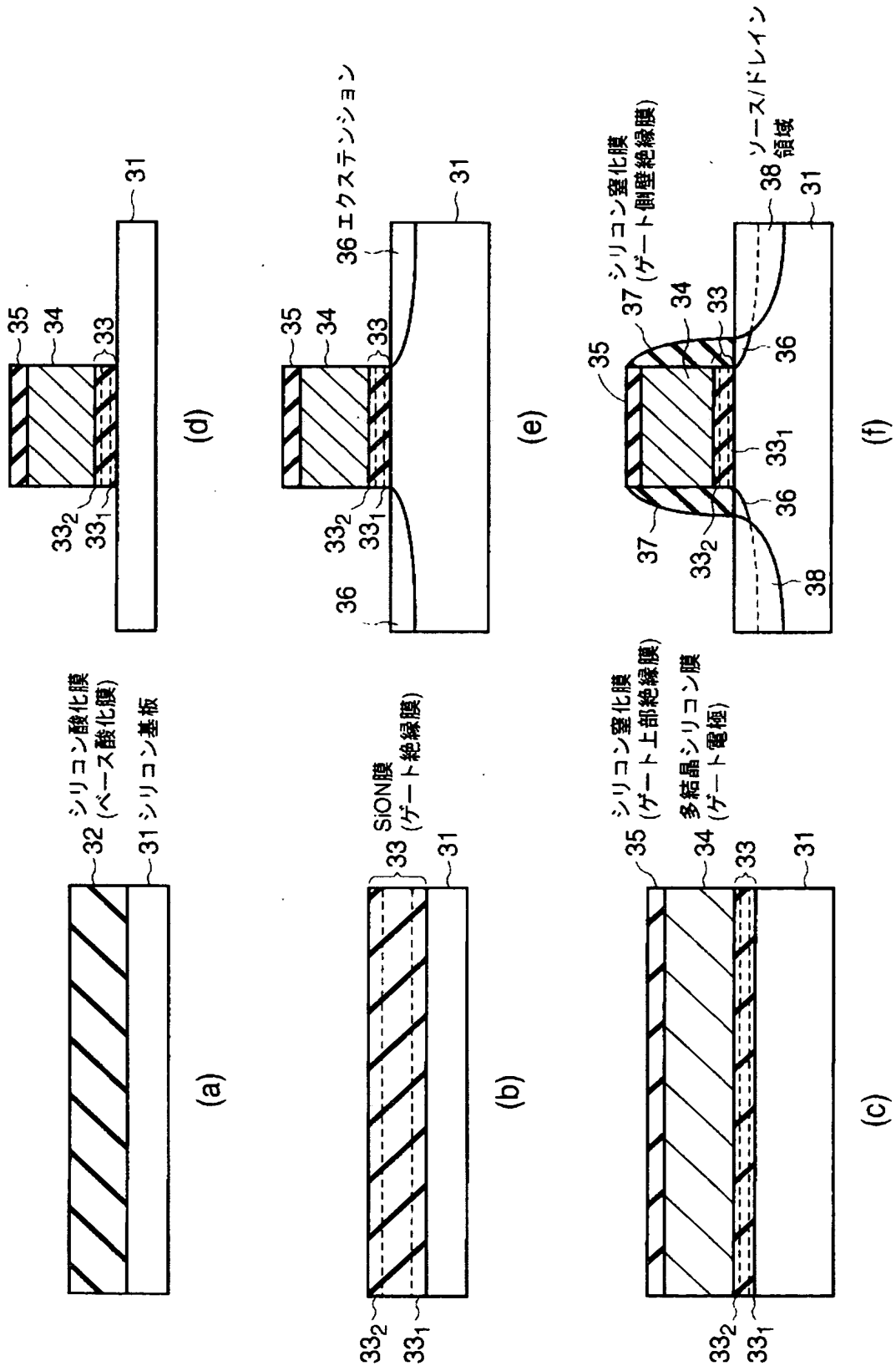
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 膜厚の薄膜化を可能とする構造を有する、シリコン、酸素および窒素を含む絶縁膜を備えた半導体装置を提供すること。

【解決手段】 半導体装置は、シリコン基板 1 と、シリコン基板 1 上に設けられ、膜厚方向に関し、シリコン基板 1 側の表面部分にヘリウムの濃度の極大値、シリコン基板 1 と反対側の表面部分に窒素の濃度の極大値がある濃度分布を有するシリコン、酸素、窒素およびヘリウムを含む S i O N 膜 3 とを備えている。

【選択図】 図 1

特願 2 0 0 3 - 0 4 9 6 1 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 3 0 7 8 ]

1. 変更年月日  
[変更理由]

住 所  
氏 名

2 0 0 1 年 7 月 2 日

住所変更

東京都港区芝浦一丁目 1 番 1 号  
株式会社東芝